

Modernes Gerätekonzept auf FPGA-Basis für die zerstörungsfreie Werkstoffprüfung

Oliver PUNK*, Steffen DÖHLER*, Uwe HEUERT*,
Peter HOLSTEIN**, Hans-Joachim MÜNCH**

* Hochschule Merseburg, Fachbereich Ingenieur- und Naturwissenschaften
Geusaer Straße, 06217 Merseburg, +49 3461 46 2810

** SONOTEC Ultraschallsensorik Halle GmbH
Nauendorfer Straße 2, 06112 Halle (Saale), +49 345 133 17 0

Kurzfassung. In dem hier vorgestellten Projekt wurde ein moderner Gerätekonzept für zerstörungsfreie Werkstoffprüfung entwickelt. Dabei ist der gesamte Entwicklungsprozess geprägt durch ein zyklisch-agile Herangehensweise mittels Prototyping, welche es ermöglicht, schnellstmöglich anwenderspezifische Messtechnik zur Verfügung zu stellen. Schwerpunkt war das Design einer modernen, vielkanaligen, hoch-performanten und hochflexiblen Systemarchitektur auf FPGA-Basis. Hierzu zählen u.a. die Entwicklung einer grundlegenden Systemarchitektur mit einer Trennung von Echtzeit- und Nichtechtzeitteil und die Implementierung einer neu entwickelten Softwarearchitektur unter Verwendung eines modernen und hochflexiblen Kommunikationsprotokolls, welche zur Realisierung eines prototypischen Messgerätes führten.

Einleitung und Motivation

In dem hier vorgestellten Projekt wurde auf Basis eines modernen Gerätekonzeptes ein komplexes Gerät im Sinne der Ultraschallmesstechnik entwickelt. Dabei wurde in mehreren Teilschritten ein PC-basiertes Messsystem auf ein FPGA-basiertes Einchip-System (eng.: System on a Chip) transferiert.

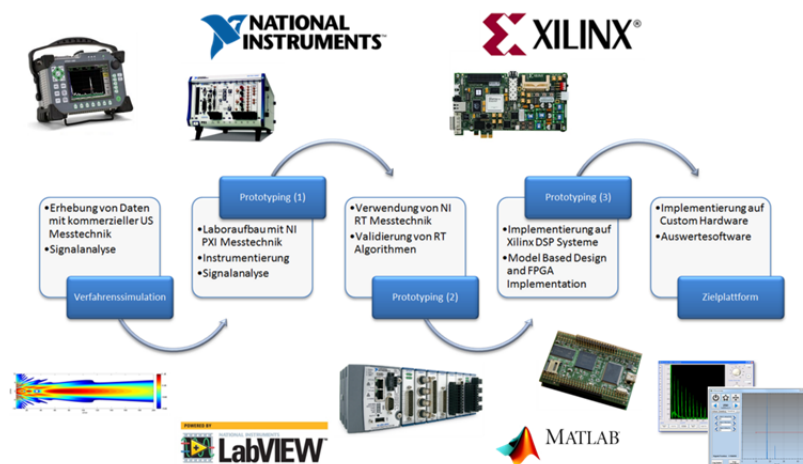


Abbildung 1: Prototyping Werkzeugkette

Der gesamte Entwicklungsprozess ist geprägt durch die zyklisch-agile Herangehensweise mittels Prototyping (Abbildung 1).

Dadurch können bereits in frühen Projektstadien Messtechnik und Algorithmen implementiert und validiert werden. Im System wurde eine Trennung von Echtzeit- und Kommunikationskomponenten vorgenommen. Die dabei entwickelte modulare Architektur in Verbindung mit einem neuartigen Kommunikationsprotokoll erlaubt eine hohe Skalierbarkeit bezüglich Kanalanzahl beziehungsweise peripherer Komponenten bei gleichzeitiger Sicherstellung absoluter Zeitsynchronität. Durch die Verwendung von standardisierten Schnittstellen und die Bereitstellung eines skalierbaren Protokolls besteht die Möglichkeit, sich mit unterschiedlicher Steuerhardware zu verbinden, welche alternativ auch die Analysesoftware ausführen kann.

Verschiedene Schnittstellen können für die Anbindung der Lösung genutzt werden. Alternativ ist auch eine Miniaturisierung der Lösung basierend auf einem Mikrocontroller denkbar. Die Ergebnisse dieser Arbeit dienen als Basis für den Entwurf verschiedener Ultraschallexperimente und die Realisierung von Testszenarien.

1 Plattformarchitektur

1.1 Übersicht

Neben dem Echtzeitteil (RTE) wird ein 32-bit-RISC-Prozessor eingebettet, welcher eine flexible Kommunikation mit einer Anwenderapplikation über verschiedene standardisierte Hochgeschwindigkeitsschnittstellen ermöglicht und so über empfangene Daten den Echtzeitteil konfiguriert und die digitalisierten Daten zurücksendet.

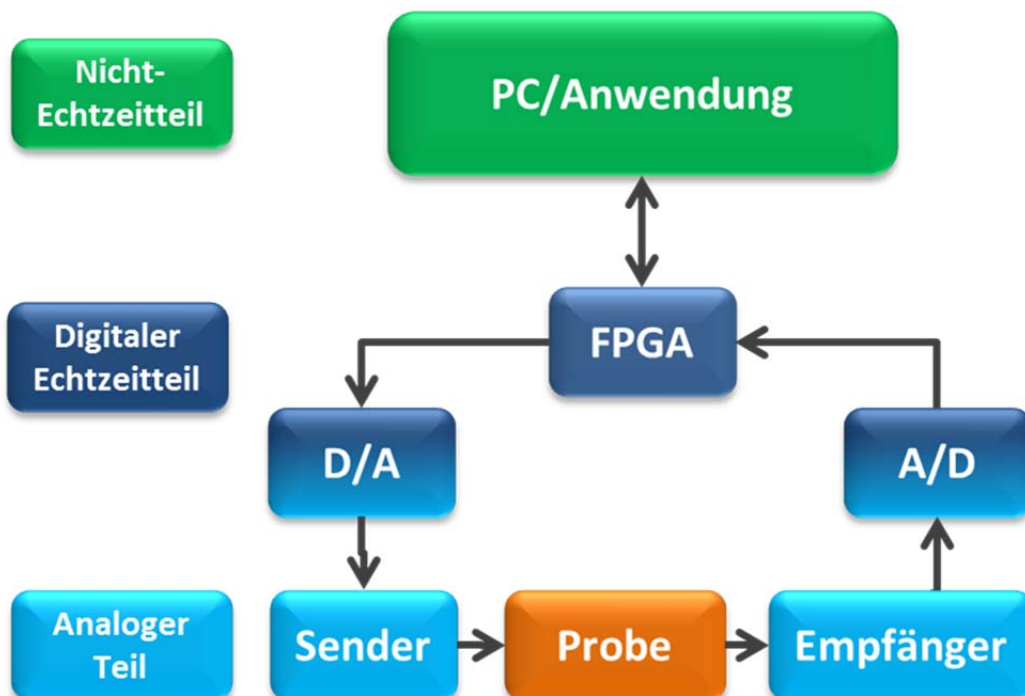


Abbildung 2: Systemarchitektur

Durch die Verwendung eines vollwertigen Betriebssystems auf dem eingebetteten Software-basierten Prozessor wird eine Vielzahl von Software-basierten komplexen Kommunikationsprotokollen unterstützt.

Die interne Anbindung der Echtzeitkomponenten an das Kommunikationssystem erfolgt mittels flexibel skalierbaren generischen Bus. Dieser stellt gleichzeitig eine Verbindung der im System vorhandenen dedizierten Zeitdomänen dar. Die Anbindung der externen peripheren Komponenten (z.B. Analog-Digital-Konverter bzw. Digitalsynthesizer) kann dabei über verschiedene physikalische Input-Output-Standards (TTL-CMOS, LVDS, SSTL) als auch standardisierte Bus-Protokoll-Familien (UART, SPI, I2C, PCIe) realisiert werden. (Abbildung 2)

1.2 SoC – Zwei Zeitdomänen in einem Chip

Die Steuer- und Messaufgaben werden auf einem FPGA implementiert. FPGAs erfüllen zum einen die hohen Anforderungen an Echtzeitfähigkeit, Vielkanaligkeit und Performance und ermöglichen andererseits durch Rekonfigurierbarkeit die zyklische Herangehensweise auf die Hardwareentwicklung auszuweiten. Abbildung 3 zeigt die Implementierung der verschiedenen IP Cores auf einem FPGA (Field Programmable Gate Array).

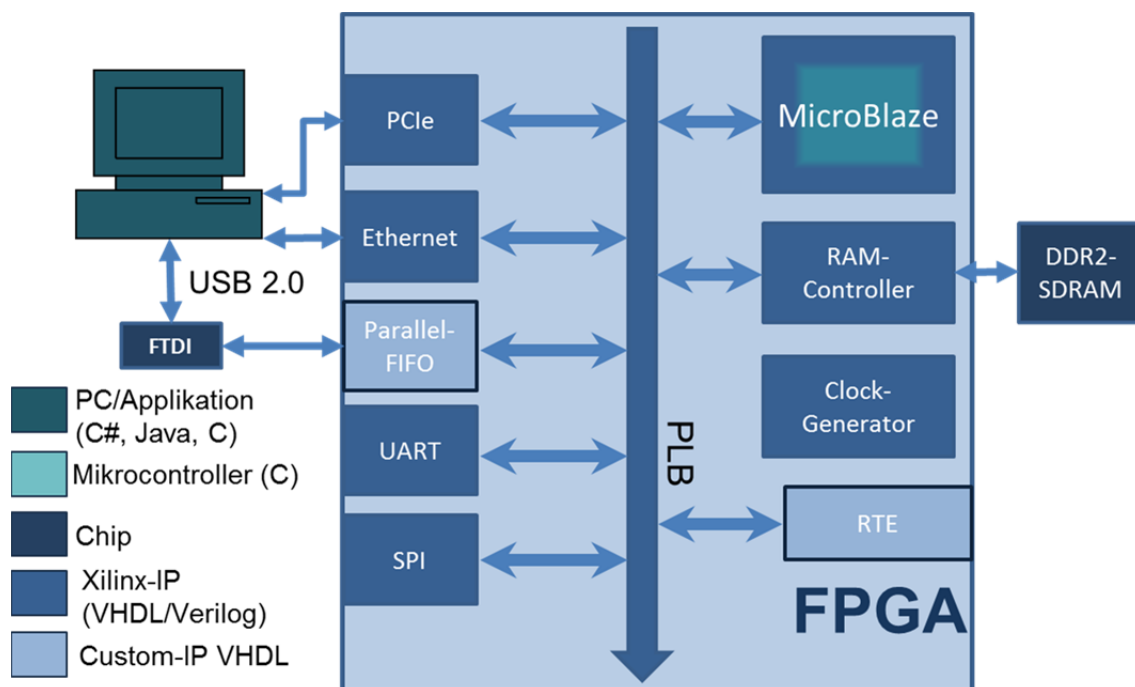


Abbildung 3: FPGA Implementierung

2 Softwarearchitektur der Applikationssoftware

Mit den Anforderungen an eine moderne Software steigt auch der Grad der Komplexität und des Wartungsaufwandes. In der Entwicklung musste deshalb besonders auf eine modulare Architektur geachtet werden, welche eine dynamische Erweiterbarkeit, geringe Wartungskosten und eine hohe Qualität garantiert. In der Abbildung 4 sind die einzelnen Ebenen der entwickelten Softwarearchitektur dargestellt. Die Modularisierung der Software ermöglicht eine strikte Trennung zwischen Oberflächendesign und Kernfunktionalität.

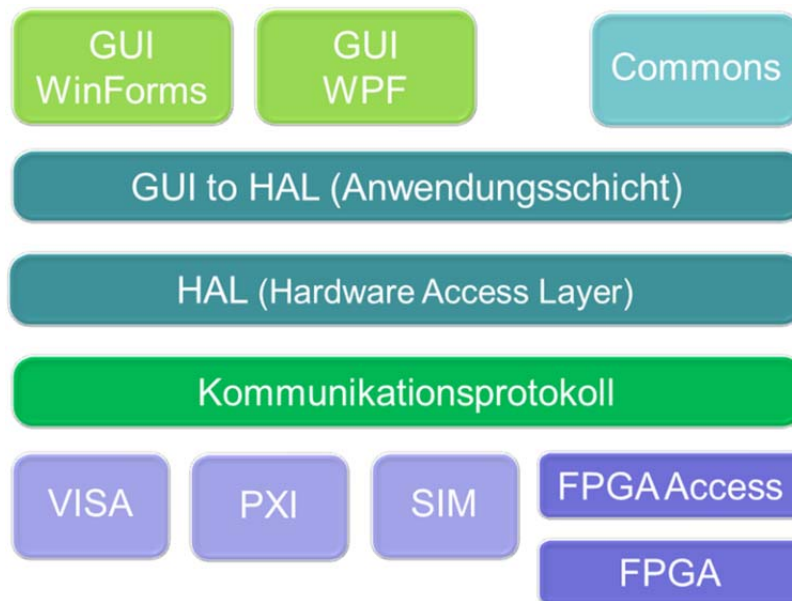


Abbildung 4: Modulare Softwarearchitektur

Abbildung 4 zeigt die verschiedenen Module in Abhängigkeit ihrer Komplexitätsschicht. Damit wird eine einfache Portierung der Funktionalität auf verschiedene Hardwareplattformen ermöglicht. Die in der Abbildung gezeigten Hardwaremodule (VISA, PXI, SIM, FPGA) werden dynamisch zur Laufzeit der Software geladen und bilden die Schnittstelle zu realer bzw. simulierter Messhardware. Ein Ultraschall-Simulationsmodul erlaubt ein vollständiges Testen der Softwarefunktionalität auch ohne angeschlossene Hardware, was die Software-Qualitätssicherung erheblich verbessert.

3 Industrieintegration und Standardkonformität

Das hier vorgestellte Gerätekonzept ermöglicht viele im industriellen Umfeld standardisierte physische bzw. Software-technische Schnittstellen. Als Hardware-Schnittstellen seien hier die USB 2.0, PCI Express und LAN zu nennen. Im System wurde unter anderem der vollständige VXI 11 (LXI) IEEE 488.2 Standard implementiert, der eine einfache Integration in bestehende messtechnische Infrastruktur mittels üblichen ingenieurtechnischen Software-Prototyping-Werkzeugen wie MATLAB/Simulink bzw. National Instruments LabVIEW ermöglicht. Alternativ wurde für die Steuerung bzw. die Datenerfassung eine Lösung basierend auf XML Webservices entwickelt, die eine einfache Softwareentwicklung im Sinne der Serviceorientierten Architektur als Konsument der Gerätefunktionalität zulässt.

4 Demonstration eines einkanaligen Ultraschall-Experimentes

Im Ergebnis der gesamten Arbeiten konnte der prototypische Aufbau eines einkanaligen Ultraschall Experimentes (Abbildung 5) realisiert werden, bei dem die zuvor erläuterte, neu entwickelte Systemarchitektur mit ihren einzelnen Komponenten Anwendung gefunden hat.

Es bildet die Grundlage für die Entwicklung weiterer, vielkanaliger und anwenderspezifischer Messgeräte.

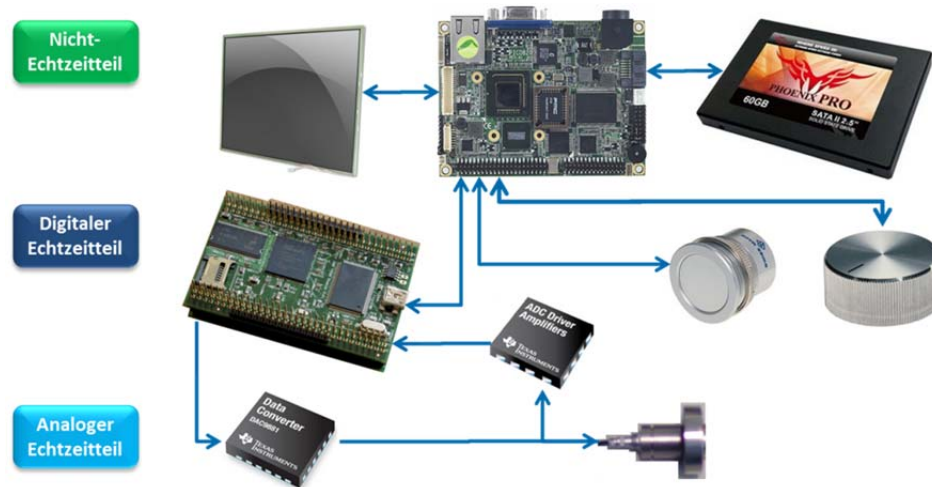


Abbildung 5: Prototypisches Ultraschall-Gerät

5 Referenzen

- [1] Höhndorf, T. (2010). Masterarbeit, *Design und Implementierung der Anwendungssoftware für eine moderne Geräteplattform zur Auslegung eines Ultraschall A-Bild Gerätes*, HS Merseburg.
- [2] Heimbach genannt Göthe, H. (2010). Masterarbeit, *Entwurf und Implementierung des zeitkritischen Teils eines volldigitalen FPGA-basierten Eigenbau-NMR- Spektrometers*, HS Merseburg.
- [3] Heimbach genannt Göthe, H., Punk, O. & Heuert, U. (2010). *Entwicklung einer Echtzeit-Steuereinheit für den Einsatz in verschiedenen SoCs*, 12. NWK Hochschule Harz, Wernigerode
- [4] Punk, O. & Heuert, U. (2011). *Multiple-Interface Design for FPGA-based Measurement Systems*, 34. International Spring Seminar on Electronics Technology, Tatranska Lomica, Slowakei
- [5] Döhler, S., Punk, O., Heuert, H. (2010). *FPGA als zentraler Bestandteil einer neuartigen Gerätearchitektur für ein digitales NMR-Spektrometer* 11. NWK, FH Schmalkalden, Schmalkalden
- [6] Punk, O., Döhler, S., Heuert, H. (2010). *Modern Device Concepts – Digital Part of a NMR Spectrometer* 33. International Spring Seminar on Electronics Technology, Warschau, Polen
- [7] Punk, O., Brutscheck, M., Döhler, S., Heuert, H. (2010). *FPGA based Device Concept for non-destructive Material Analyses* 17. Electronic Devices and Systems IMAPS CS International Conference, Brno, Tschechische Republik